

TTL基本閘的認識

一、實習目的

- (1) 瞭解 TTL 的特性。
- (2) 認識基本閘。

二、相關知識

1. IC的基本認識

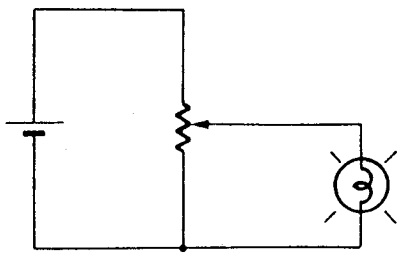
1-1 IC就是積體電路

積體電路 (integrated circuit) 簡稱為 IC。IC 是把許多電晶體、FET、電阻器……等密集的裝在同一個外殼裡而成。IC 的內部可能是一個完整的電子電路，一加上電源就可工作；也可能不是完整的電路，必須在 IC 的外面加上許多零件才能正常工作。

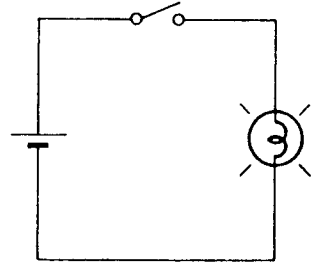
使用 IC 的好處是配線可以簡化，而且電路的體積可以縮小。不過在需要輸出較大的功率去推動負載的場合，却無能為力，而必須配合電晶體或 SCR、TRIAC……等零件使用。各位同學以前用過的運算放大器也是積體電路。

1-2 類比電路與數位電路

電子電路依其用途，可分為兩大類——類比電路 (analog circuit) 和數位電路 (digital circuit)。



(a)類比電路例



(b)數位電路例

圖33-1

電路中輸出和輸入的電壓或電流有連續的大小關係存在的電路，稱為類比電路。電路中輸出和輸入電壓或電流只有“有”和“無”兩種狀態（即由某一數值跳到另一數值的變化，而非連續性的變化）者，稱為數位電路。

圖 33-1 就是最簡單的類比電路與數位電路。(a)圖中，燈泡的電壓、電流、亮度等之變化是連續性的大小變化，故為類比電路。(b)圖中，燈泡的電壓、電流、亮度等之變化只有“有”與“無”兩種狀態，故為數位電路。

在數位電路中，通常以“1”代表“有”，以“0”代表“無”。由於半導體製造技術的突破，大量生產的結果使數位 IC 的價格甚為低廉，所以現在一談到數位電路，便自然而然的指採用數位 IC 做成的數位電路。

1-3 數位IC的族類

數位 IC 依其構造和特性可以分成很多種類，但是經過多年來人類的使用結果，未被淘汰而廣泛被採用的是 TTL 和 CMOS 兩種。TTL 為 transistor transistor logic 的縮寫，係採用電晶體為主體做成的。CMOS 為 complementary metal oxide semiconductor 的縮寫，係以具有絕緣閘極之金屬氧化半導體（即有絕緣閘的 FET）為主體製成之 IC。

實際的電路很少只使用一個 IC，通常都是數個 IC 配合使用而組成所需的電路，因此廠商製造 IC 時就將電源電壓、特性相同的 IC 歸成一個族類（family），以便可將多個 IC 混在一起使用。

世界最有名的數位 IC 有三大族類：①Texas Instruments (TI) 公司的 SN7400 系列，這是 TTL IC 族的代表作。②RCA 公司的 CD4000 系列，這是很著名的 CMOS IC 族。③Motorola 公司的 MC14500 系列，亦為有名的 CMOS IC 族。

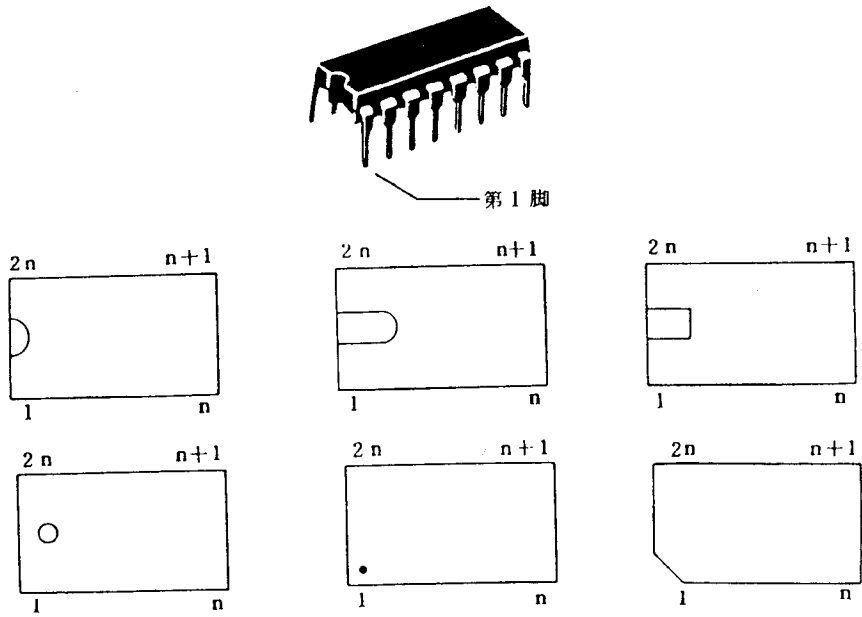


圖33-2 各種IC的接腳圖(上視圖)

世界上有很多廠商也製造和上述系列的特性完全相同的族類，稱為第二來源 (second source)。由於第二來源製品的編號、性能都和原廠IC相似，所以我們選購IC時，雖然製造商不同，只要IC的編號相同，就可互換使用。例如：Motorola的MC14011，TI的TP4011以及東芝的TC4011都可以代替RCA的CD4011。

1-4 數位 IC 的接腳

數位IC的包裝是採用雙排直線型包裝 (dual in-line package，簡稱DIP)，接腳的算法如圖33-2所示。

1-5 IC的密集度

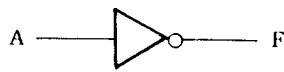
IC依其在同一個外殼內所容納的邏輯閘 (gate) 之多寡而如下稱呼：
 SSI——small-scale IC (小規模積體電路) 含有1~12個gate。
 MSI——medium-scale IC (中規模積體電路) 內部含有13~99個gate。
 LSI——large-scale IC (大規模積體電路) 內部含有100~999個gate。
 VLSI——very-large-scale IC (超大規模積體電路) 內部包含有不少於1000個gate。

2. 基本閘的特性

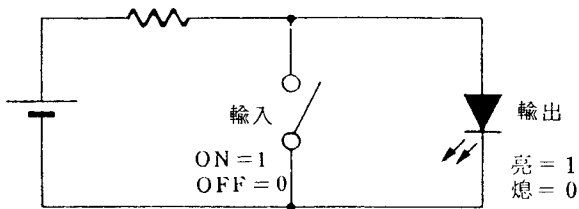
數位電路能做邏輯運算（即能將“0”與“1”做適當的處理），因此又稱為邏輯電路。邏輯電路可分為基本閘、正反器、計數器……等等，但是再複雜的電路還是由基本閘所組成。

欲說明各種基本閘之特性，以使用真值表最為簡明、方便且易於瞭解。茲分別說明於下：

輸 入	輸 出
A	F
0	1
1	0



(a) 反相器的真值表與電路符號



(b) 反相器的模擬圖

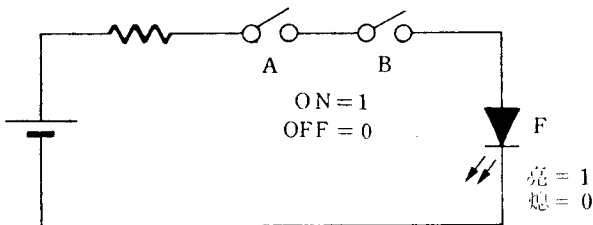
圖33-3 反相器

輸 入	輸 出	
A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

(a) 真值表



(b) 電路符號



(c) 模擬電路圖

圖33-4 及閘(AND Gate)

2-1 反相器 (NOT Gate ; inverter)

反相器只有一個輸入端和一個輸出端，其輸出狀態與輸入狀態相反。如圖 33-3 (a) 所示。

我們可用圖 33-3(b) 模擬反相器。當開關打開時 (輸入 = "0")，LED 亮 (輸出 = "1")，開關閉合時 (輸入 = "1")，LED 熄 (輸出 = "0")。

2-2 及閘 (AND Gate)

及閘有兩個以上的輸入，只有全部輸入都是 "1" 的時候，輸出才為 "1"，若有任一輸入為 "0"，則輸出為 "0"。詳情可參考圖 33-4。

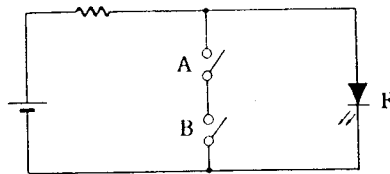
由圖 33-4 (c) 之模擬圖可看出：僅當開關 A 及 B 都閉合時，LED 才會 "亮"。

輸 入		輸 出
A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

(a) 真值表



(b) 電路符號



(c) 模擬電路圖

圖33-5 反及閘(NAND Gate)

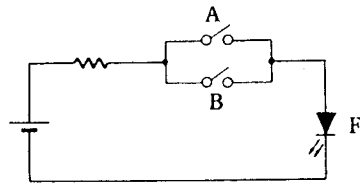
輸 入		輸 出
A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

(a) 真值表



(b) 電路符號

圖33-6 或閘(OR Gate)



(c)模擬電路圖

圖 33-6 (續)

2-3 反及閘(NAND Gate)

反及閘可說是在及閘的輸出端再串聯一個反相器而成。其電路符號及真值表如圖 33-5 所示，只要有任一輸入為“0”時輸出即為“1”。

由圖 33-5(c)可看出：僅當開關 A 及 B 都閉合時，LED 才“熄”。

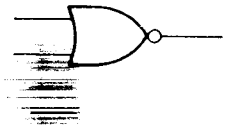
2-4 或閘(OR Gate) 線及閘 推動非+5V系統之負載

或閘有兩個以上的輸入，只要其中任一輸入為“1”時輸出就為“1”。只有全部輸入都是“0”時輸出才為“0”。詳見圖 33-6。

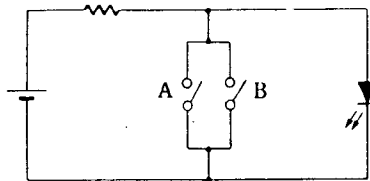
由圖 33-6(c)可看出：開關 A 或 B 閉合時，LED 均會“亮”。

輸 入		輸 出
A	B	F
0	0	1
0	1	0
1	0	0
1	1	0

(a)真值表



(b)電路符號



(c)模擬電路圖

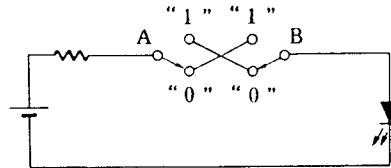
圖 33-7 反或閘(NOR Gate)

輸 入		輸 出
A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

(a) 真值表



(b) 電路符號



(c) 模擬電路圖

圖33-8 互斥或閘(XOR Gate)

2-5 反或閘 (NOR Gate)

反或閘可說是在或閘的輸出端再串加一個反相器而成。其電路符號及真值表如圖 33-7 所示。由真值表可知只有各輸入均為 0 時輸出才為 1。

2-6 互斥或閘 (XOR Gate)

互斥或閘 (exclusive OR gate) 簡寫為 XOR gate。僅當所有的輸入均相同 (同為 0 或同為 1) 時輸出才為 0。若輸入不相同則輸出為 1。詳見圖 33-8。

由圖 33-8(c) 可看出：開關 A 和 B 都置於 "1" 或都置於 "0" 時 LED 不亮。A 和 B 的位置不同 (一個在 "0" 一個在 "1") 時，LED 才亮。

3. TTL 的電氣特性

美國德州儀器公司 (TI) 於 1964 年發展出來的 TTL 產品定名為 SN54 系列。SN54 系列之數位 IC 原設計是考慮供應軍事上的需要，因此在特性上非常卓越，可保證在 $-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 之溫度範圍內工作。隨後為供應工業控制之需要，而將此種電路發展為 SN74 系列，成為低廉的工業產品，工作特性只保證在 $0^{\circ}\text{C} \sim 70^{\circ}\text{C}$ 的範圍。不過 SN54 系列和 SN74 系列同一編號的功能是相同的，例如 SN7400 和 SN5400 同為 NAND gate。

目前廣泛被採用的 SN74 系列數位 IC，歐、美、日等國已有很多廠家同時在生產，而且品種很多。雖然廠家不同，但編號相同的 54/74 系數位 IC 可以互相代換。

目前，SN54/74 數位 IC 已發展成五大系列：

- (1) 標準型 TTL —— 編號為 74×× 或 54××。
- (2) 高速型 TTL —— 編號為 74H×× 或 54H××。動作速度較標準型 TTL 快，但消耗功率較大。
- (3) 低功率型 TTL —— 編號為 74L×× 或 54L××。消耗功率較標準型 TTL 小，但是動作速度較慢。
- (4) 蕭特基 TTL —— 編號為 74S×× 或 54S××。動作速度較標準型 TTL 快，但消耗功率並未增加。
- (5) 低功率蕭特基 TTL —— 編號為 74LS×× 或 54LS××。動作速度比標準型 TTL 稍快，但只需 $\frac{1}{5}$ 的消耗功率，因此是特性頗佳的 TTL。

雖然有各種的 54/74 數位 IC 可供選擇，但標準型與低功率蕭特基 TTL 目前用的較普遍。在速度與功率損耗要求不太嚴格之下，各種類型同編號 54/74 數位 IC 可以互換使用。

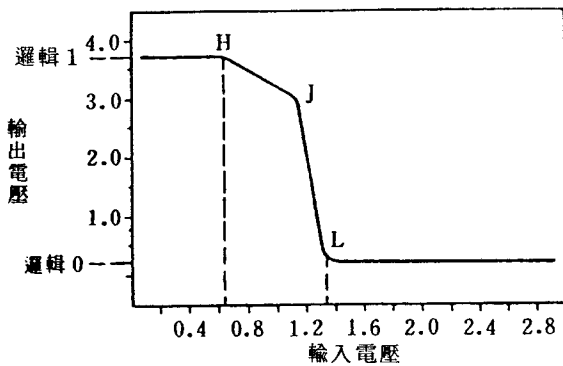
3-1 5400/7400 TTL 系列特性

各 TTL 系列之特性如表 33-1 所示。茲說明如下：

- (1) 電源電壓 V_{CC} ：54 系列為 4.5V ~ 5.5V、74 系列為 4.75V ~ 5.25V、標準值為 5V。
- (2) 54/74 系列數位 IC，以邏輯 1 代表高電位 (Hi)，以邏輯 0 代表低電位 (Lo)。
- (3) 54/74 系列數位 IC 之輸入、輸出特性說明如下：
 - V_{IH} ：輸入端為邏輯 1 時所需之電壓，不得低於 2V。
 - V_{IL} ：輸入端為邏輯 0 時所需之電壓，不得超過 0.8V。
 - V_{OH} ：邏輯 1 時的輸出端電壓，最低為 2.4V。
 - V_{OL} ：邏輯 0 時的輸出端電壓，最高為 0.5V。

表33-1 TTL族系之特性表

參數	測試條件	54/74系列			54H/74H系列			54L/74L系列			54S/74S系列			54LS/74LS系列			單位
		最小	典型	最大	最小	典型	最大	最小	典型	最大	最小	典型	最大	最小	典型	最大	
V_{IH}		2			2			2			2			2			V
V_{IL}	54族			0.5			0.8			0.7						0.7	V
	74族			0.8			0.8			0.7						0.8	V
V_{OH}	54族	2.4	3.4		2.4	3.5		2.4	3.3		2.5	3.4		2.5	3.3		V
	74族	2.4	3.4		2.4	3.5		2.4	3.2		2.7	3.4		2.7	3.4		V
V_{OL}	54族		0.2	0.4		0.2	0.4		0.15	0.3		0.5		0.25	0.4		V
	74族		0.2	0.4		0.2	0.4		0.2	0.4		0.5		0.25	0.5		V
I_{IH}	74LS															0.4	μ A
	$I_{OH}=4mA$																μ A
I_{IL}	$V_{IH}=2.4V$			40			50			10						20	μ A
	$V_{IH}=2.7V$																μ A
I_{OL}	$V_{IL}=0.3V$																mA
	$V_{IL}=0.4V$																mA
I_{OH}	$V_{IL}=0.5V$																mA
		-400			-500				-100		-1000			-400			μ A
I_{PL}	54族	16			20				2		20			4			mA
	74族	16			20				3.6		20			8			mA
I_{OS}	54族	-20		-55	-40		-100		-3		-40			-100		-100	mA
	74族	-18		-55	-40		-100		-3		-40			-100		-100	mA
V_{CC} (電源)	54族	4.5	5	5.5	4.5	5	5.5	5	4.5	5	4.5	5	4.5	4.5	5	5.5	V
	74族	4.75	5	5.25	4.75	5	5.25	5	4.75	5	4.75	5	4.75	4.75	5	5.25	V
T_A (工作溫度)	54族	-55		125	-55		125		-55		125		-55		125		$^{\circ}$ C
	74族	0		70	0		70		0		0		0		70		$^{\circ}$ C



注意：圖中所示為 35°C ； $V_{CC} = 5\text{V}$ ，
扇出 = 10 時反相器之轉移曲線

圖33-9 TTL之轉移曲線

I_{IL} ：輸入端處在邏輯 0 時 ($V_{IL} = 0.4\text{V}$)，由輸入端所流出的電流，其最大值請見表 33-1 (電流方向以流進為正，流出為負)。

I_{IH} ：輸入端處在邏輯 1 時 ($V_{IH} = 2.4\text{V}$)，輸入端所流進的逆向電流，其最大值請見表 33-1。

I_{OL} ：輸出端處在邏輯 0 時 ($V_{OL} = 0.4\text{V}$)，輸出端所容許流進的電流，其最小值請見表 33-1。

I_{OH} ：輸出端處在邏輯 1 時，輸出端所流出的電流，其最小值請見表 33-1。

I_{OS} ：當輸出端處在邏輯 1 時，把輸出端對地短路，此輸出短路電流即 I_{OS} 。

注意！同一個 IC 不可同時把兩個以上的輸出端作輸出短路電流 I_{OS} 的測試，否則 IC 可能因過熱而損壞。

(4) 輸入端和輸出端之電壓相等時稱為臨界電壓 V_T ， V_T 約為 1.3V 。

(5) TTL之轉移曲線請參考圖 33-9。

3-2 雜訊免除力(Noise Immunity)

在 TTL 中 V_{OH} 為 2.4V ，而 V_{IH} 為 2V ，此兩保證值之間的差為 0.4V (400mV)，如果兩個 gate 間的傳輸線受到雜波的干擾，則可承受振幅 400mV 的雜訊脈波還不會產生誤動作。但由於 $V_{IL} - V_{OL} = 0.8\text{V} - 0.5\text{V} = 0.3\text{V}$ ，因此 TTL 的雜訊免除力只有 0.3 伏特。

3-3 54/74 系列的扇出

同類的 54/74 數位 IC 可以直接互相連接，祇要稍微注意一下扇出 (fan-out) 數即可。當一個數位 IC 的輸出端子同時接到多個數位 IC 的輸入端時，輸出端所接的最大數目有個限制，此即扇出。如果不注意 IC 的扇出能力，而作超額的扇出，有時會使

前級無法推動後級，或者降低雜訊容忍度，容易引起誤動作。

54/74 系列基本閘的輸入及輸出特性，列於表 33-2，可依表 33-2 算出其扇出能力。

表33-2 各種TTL系列基本閘的輸入及輸出特性表

TTL 系列		所需邏輯輸入		邏輯輸出		電 源	
型 式	編號	V_{IL}/I_{IL} (V/mA)	V_{IH}/I_{IH} (V/ μ A)	V_{OL}/I_{OL} (V/mA)	V_{OH}/I_{OH} (V/ μ A)	V_{CC} (V)	GND
標準型	74	0.8/1.6	2.0/40	0.4/16	2.4/400	5	0
高速度型	74H	0.8/2	2.0/50	0.4/20	2.4/500	5	0
低功率型	74L	0.7/0.18	2.0/10	0.4/3.6	2.4/100	5	0
蕭特基 TTL	74S	0.8/2	2.0/50	0.5/20	2.4/1000	5	0
低功率蕭特基TTL	74LS	0.8/0.4	2.0/20	0.5/8	2.7/400	5	0

【例 1】

一個 74 系列的輸出端可以扇出多少個同型（74 系列）輸入端？

解：① 74 系列之 $I_{OH} = 400 \mu A$ ， $I_{IH} = 40 \mu A$ ， $N_H = \frac{400 \mu A}{40 \mu A} = 10$

故高態可推動 10 個輸入端

② 74 系列之 $I_{OL} = 16 mA$ ， $I_{IL} = 1.6 mA$ ， $N_L = \frac{16 mA}{1.6 mA} = 10$

故低態可推動 10 個輸入端

③ 所以 74 系列對同型（74 系列）的扇出為 10。

【例 2】

一個 74LS 系列的輸出端對同型（74LS 系列）的扇出有若干？

解：① 74LS 系列之 $I_{OH} = 400 \mu A$ ， $I_{IH} = 20 \mu A$

故 $N_H = \frac{400 \mu A}{20 \mu A} = 20$

亦即高態可推動 20 個輸入端。

② 74LS 系列之 $I_{OL} = 8 mA$ ， $I_{IL} = 0.4 mA$

$$\text{故 } N_L = \frac{8\text{mA}}{0.4\text{mA}} = 20$$

亦即低態可推動 20 個輸入端。

- ③ 所以 74LS 系列對同型 (74LS) 的扇出為 20。

【例 3】

74LS 系列對 74 系列的扇出為若干？

解：① 74LS 系列之 $I_{OH} = 400\mu\text{A}$

74 系列之 $I_{IH} = 40\mu\text{A}$

$$\text{故 } N_H = \frac{400\mu\text{A}}{40\mu\text{A}} = 10$$

亦即低態可推動 10 個 74 系列的輸入端。

② 74LS 系列之 $I_{OL} = 8\text{mA}$

74 系列之 $I_{IL} = 1.6\text{mA}$

$$\text{故 } N_L = \frac{8\text{mA}}{1.6\text{mA}} = 5$$

亦即低態可推動 5 個 74 系列的輸入端。

- ③ 應取較小的數目，所以 74LS 系列對 74 系列的扇出容量為 5。

【例 4】

74 系列對 74LS 系列的扇出為若干？

解：① 74 系列之 $I_{OH} = 400\mu\text{A}$

74LS 系列之 $I_{IH} = 20\mu\text{A}$

$$\text{故 } N_H = \frac{400\mu\text{A}}{20\mu\text{A}} = 20$$

亦即高態可推動 20 個 74LS 系列的輸入端。

② 74 系列之 $I_{OL} = 16\text{mA}$

74LS 系列之 $I_{IL} = 0.4\text{mA}$

$$\text{故 } N_L = \frac{16\text{mA}}{0.4\text{mA}} = 40$$

亦即低態可推動 40 個 74LS 系列的輸入端。

- ③ 應取較小的數目，所以 74 系列對 74LS 系列的扇出容量為 20。

3-4 TTL 的其他特性

- (1) 當 TTL 電路的輸入端不與任何其他電路相接時，此輸入端為開路狀態，由圖 33-10 所示之 TTL 基本電路結構可以得知：不接的 TTL 輸入端，可視輸入為邏輯 1。
- (2) 在某些情況下，TTL NAND gate 的輸入端並未全部利用到，若我們將這些未用到的輸入端如圖 33-11(a)所示空著不接，並不影響到 TTL NAND gate 的邏輯函數，但是這些空接的輸入端往往會受到雜訊的干擾而令邏輯電路產生誤動作，因此最好能將圖 33-11 (a)的電路改用圖 33-11 (b)或(c)。圖 33-11 (b)中之 1 kΩ 電阻器是

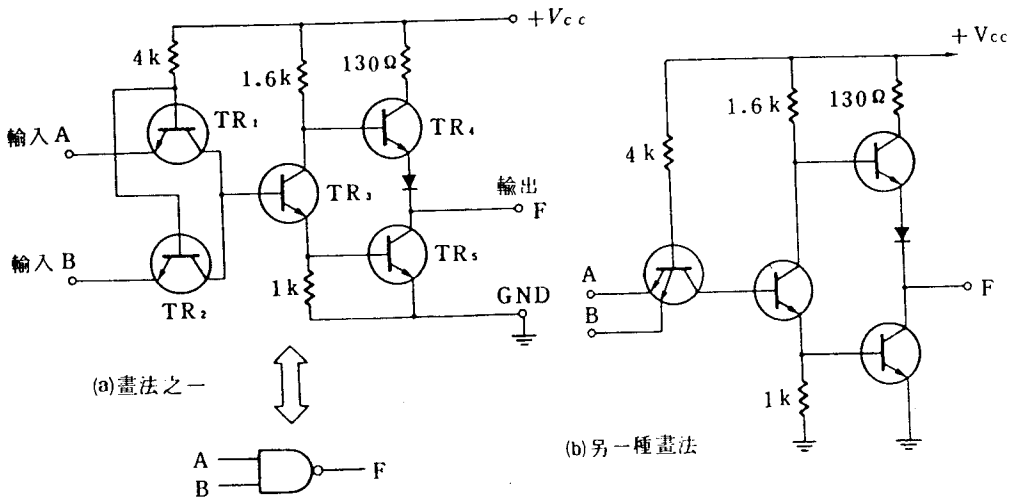
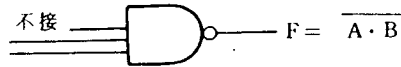
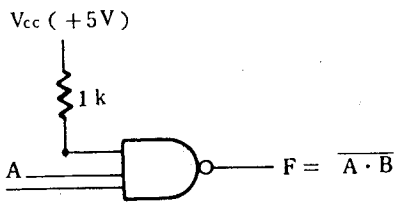


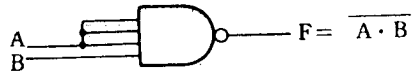
圖33-10 TTL之基本電路



(a) 空接 (註：這不是好方法)



(b) 上拉電阻法



(c) 將未用接腳接至使用接腳

圖33-11 TTL NAND gate未用接腳的處理方法

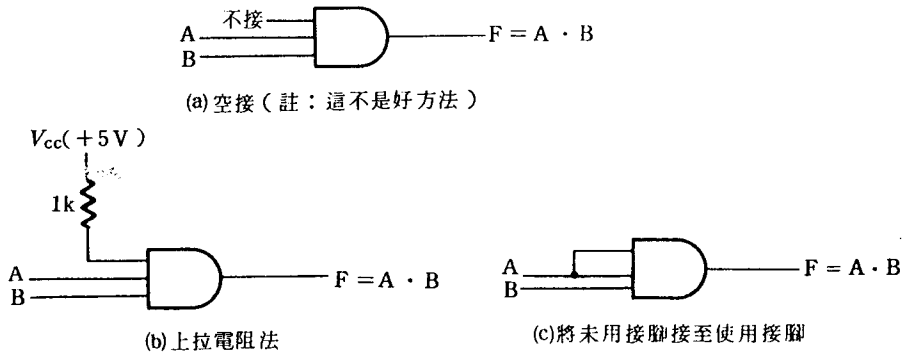


圖33-12 TTL AND gate未用接腳的處理方法

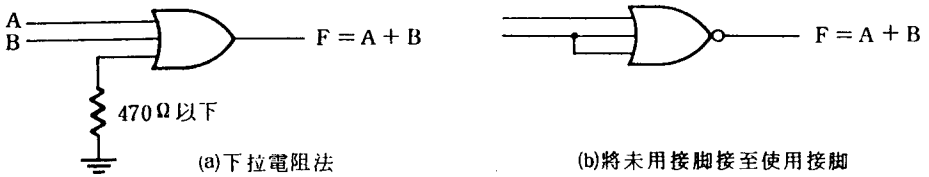


圖33-13 TTL OR gate未用接腳的處理方法

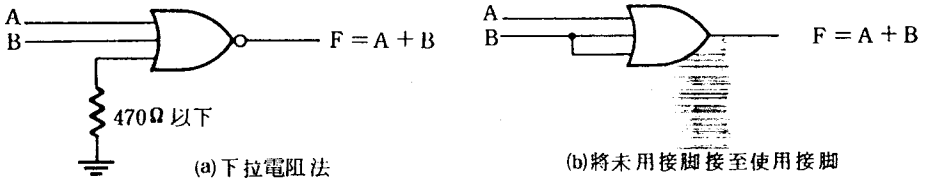


圖33-14 TTL NOR gate未用接腳的處理方法

作為限流用，因為當電源產生電壓脈衝時，若不加這一電阻器，TTL IC 內部的電晶體容易受損。

TTL AND gate 的未用接腳，處理方法與 NAND gate 相似，請參考圖 33-12。OR gate 及 NOR gate 的未用接腳之處理方法則可參考圖 33-13 及圖 33-14。

4. 負載的推動

TTL 的輸出用以推動其他負載，如指示燈、繼電器、閘流體等，若是小電力的負載，可由 TTL 的輸出直接推動，大電力的負載則需經電晶體加以放大後才推動。以下是幾種常用的推動方法：

- (1) TTL 的輸出直接推動小負載，如圖 33-15 所示。
- (2) TTL 的輸出經電晶體放大後，才推動負載，如圖 33-16 所示。

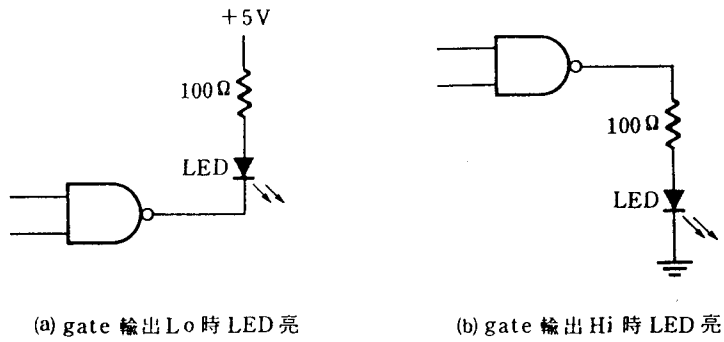


圖33-15 TTL直接推動負載之使用例

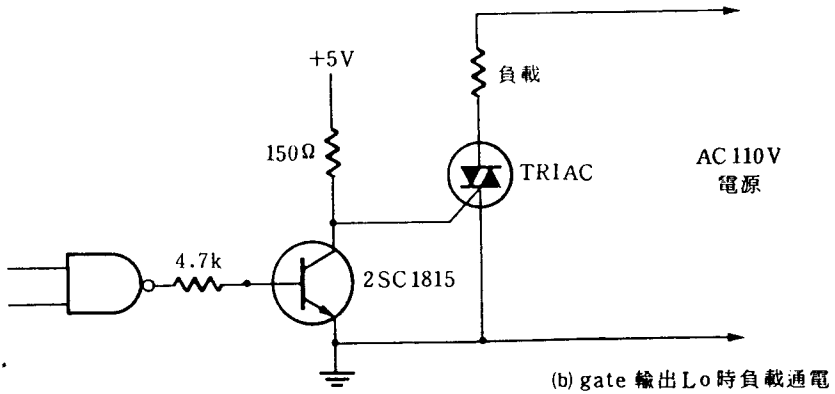
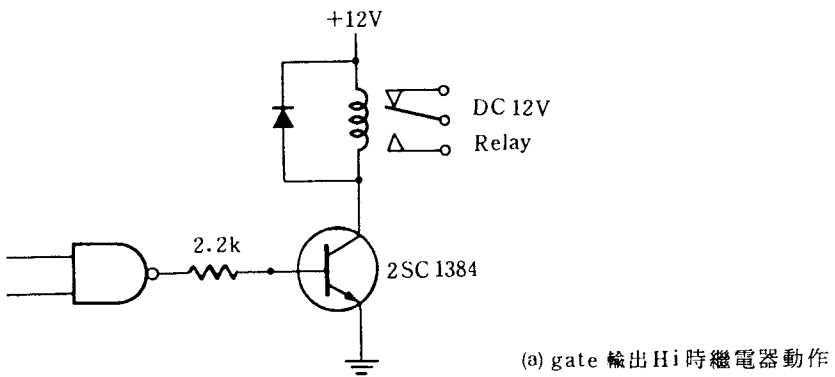


圖33-16 TTL間接推動負載之使用例

5. 實習前應有的認識

- (1) 你必須有 +5V 的電源，以供 TTL IC 使用。TTL 的電源可由下述方式取得：
- ① 使用 3 個 1.5V 的乾電池串聯起來，如圖 33-17 (a)。
 - ② 使用 4 個 1.5V 的乾電池串聯起來後，再串聯一個矽二極體（例如 1N4001）

。如圖 33-17 (b)。

③ 以電晶體穩壓電路供應 +5V 之電壓。如圖 33-17 (c) 所示。

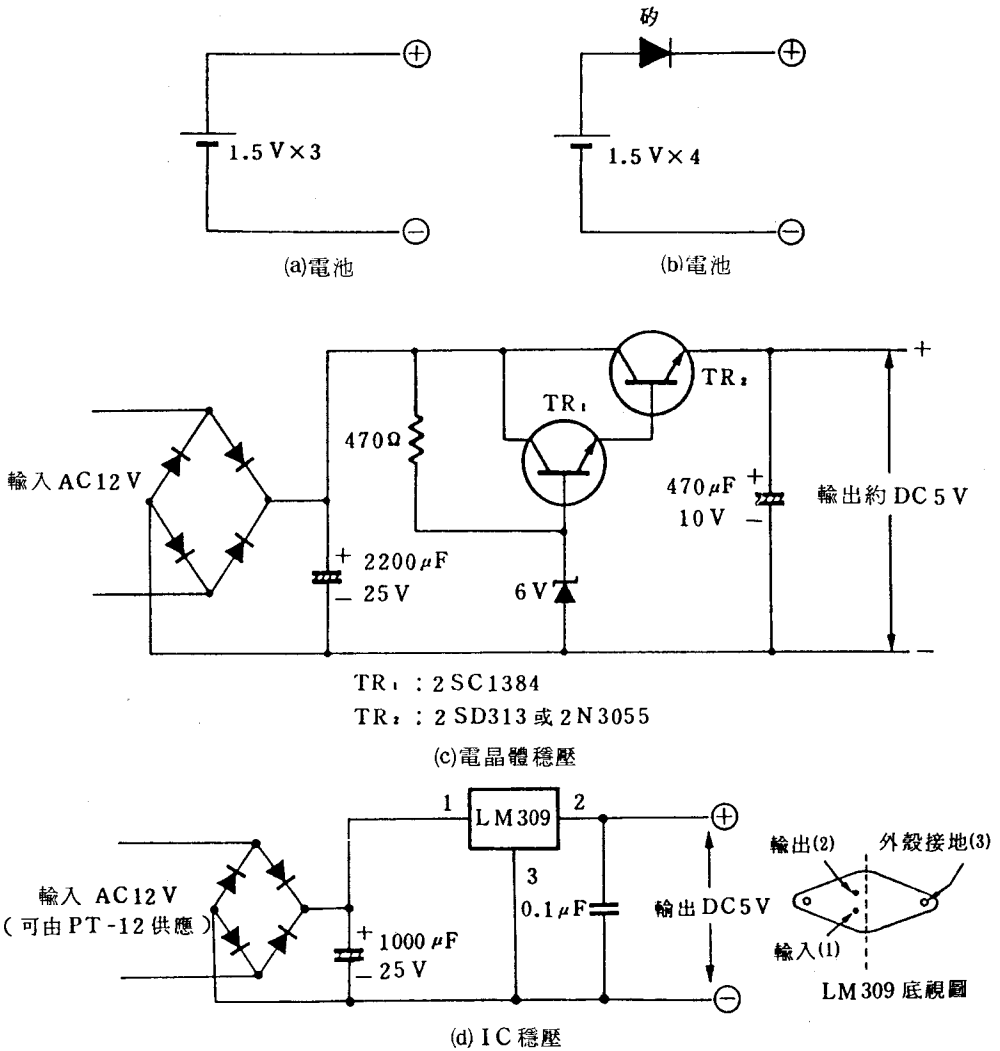


圖 33-17 TTL 的電源

④ 以 +5V 之穩壓 IC (如 LM309) 供應 5V 電源。LM309M 之輸出電流可達 0.5A, LM309KC 可達 1A, 內部均有短路保護。電路如圖 33-17 (d)。

⑤ 由電源供應器供應 +5V 電源。但一般學校的電源供應器多為 0~30V 可調者, 故實習中若不小心去碰到調整電壓的旋鈕, 極易因電壓過高而燒燬 IC, 需加留心。

(2) 必須準備免錫萬用電路板, 以方便實習的進行。

- (3) 圖 33-18 是兩種常用包裝形式 (DIP) 的頂視圖，電源的正、負端通常是由對角線兩端輸入，在 14 支腳的 DIP 包裝中，第 7 腳常是接地，第 14 腳則接到 +5V。16 支腳的 DIP 包裝中，第 8 支腳常是接地，第 16 支腳則接到 +5V。

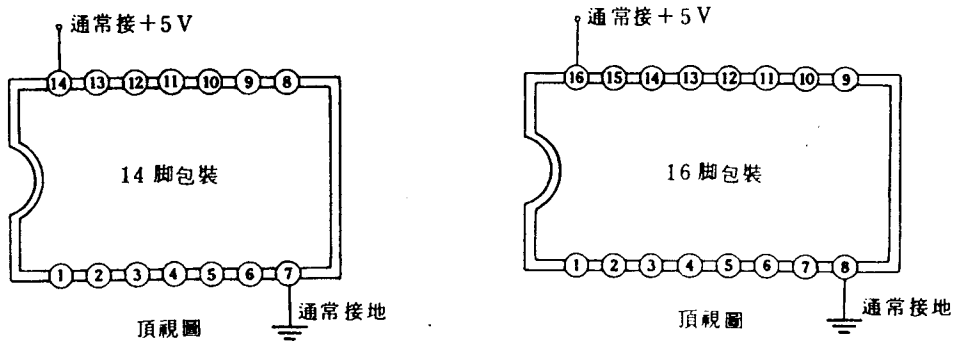


圖33-18 TTL的頂視圖

- (4) 電源“未關掉”(沒有 OFF)時，不可把 IC 插入電路板中，亦不可把 IC 折離電路，否則 IC 極易損壞。
- (5) 實習中，當輸入為 0 時，用一條導線把輸入端接地。當輸入為 1 時，用一條導線把輸入端接 +V_{cc}。詳見圖 33-19。
- (6) 一般的數位電路，為繪圖方便起見，均不繪出電源的接線，但 IC 一定要有電源才能工作，故拿到 IC 後，千萬要記得把電源接上。電源的接法可參考圖 33-20。

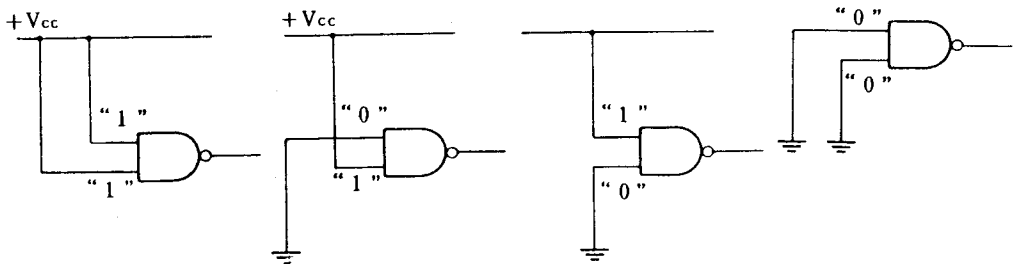
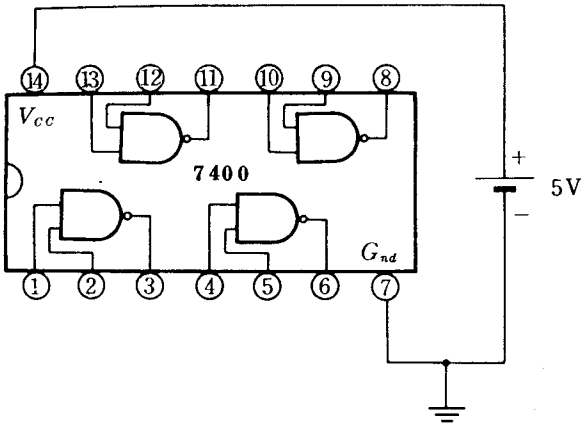
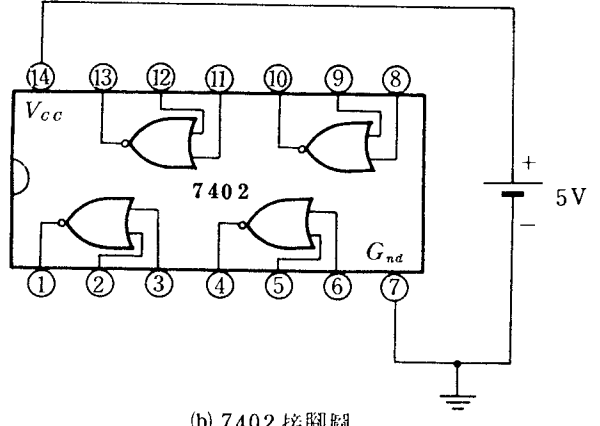


圖33-19 輸入為1就接 +V_{cc}，輸入為0就接地



(a) 7400 接腳圖



(b) 7402 接腳圖

圖33-20 不要忘了加上電源

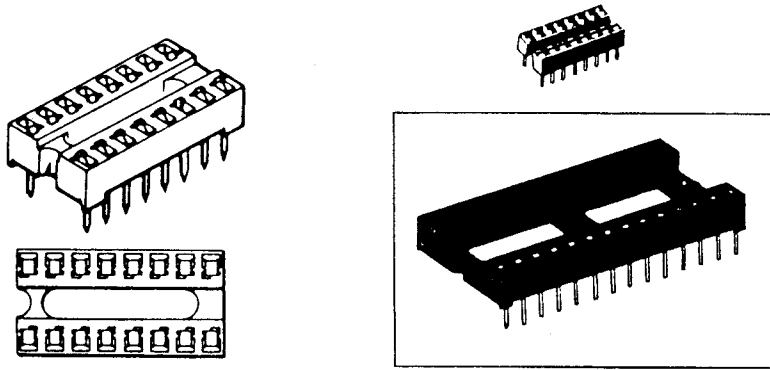


圖33-21 IC座

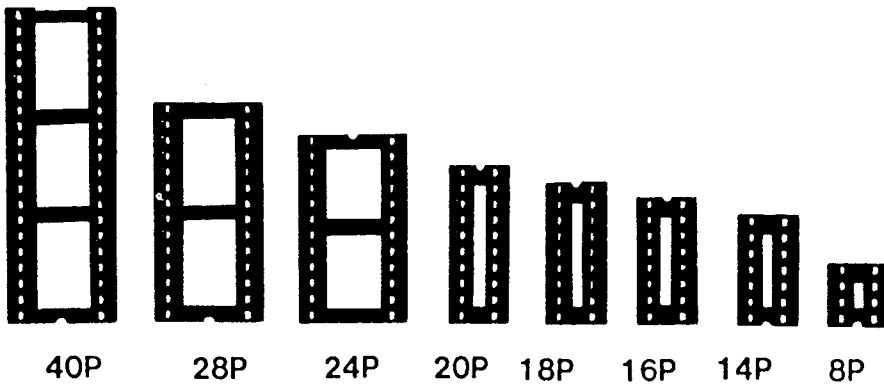


圖 33-22 常用的 IC 座

(7) 如欲製作成品，則爲了日後檢修（更換IC）之方便，最好不要把IC直接銲在印刷電路板上，而購買圖33-21所示之IC座使用。先把IC座銲在印刷電路板上，然後把IC插在IC座上即可。常用的IC座爲8P~40P，如圖33-22所示。

五、相關知識補充——史密特閘與集極開路輸出

1. 史密特閘

史密特閘 (schmitt trigger) 與一般基本閘的特性不同。史密特閘必須輸入電壓超過 V_{T+} 或低於 V_{T-} 才會動作， V_{T+} 與 V_{T-} 之差稱為遲滯電壓。為了與一般閘區別起見，在史密特閘的電路符號中加有“ \sqcup ”記號。圖 33-38 為史密特閘與一般閘之比較，由此圖可看出史密特閘較不易受雜波干擾。

史密特閘之輸入、輸出轉移曲線如圖 33-39 所示。 V_{T+} 約 1.7V， V_{T-} 約 0.9V， V_{T+} 與 V_{T-} 之差為 0.8V。

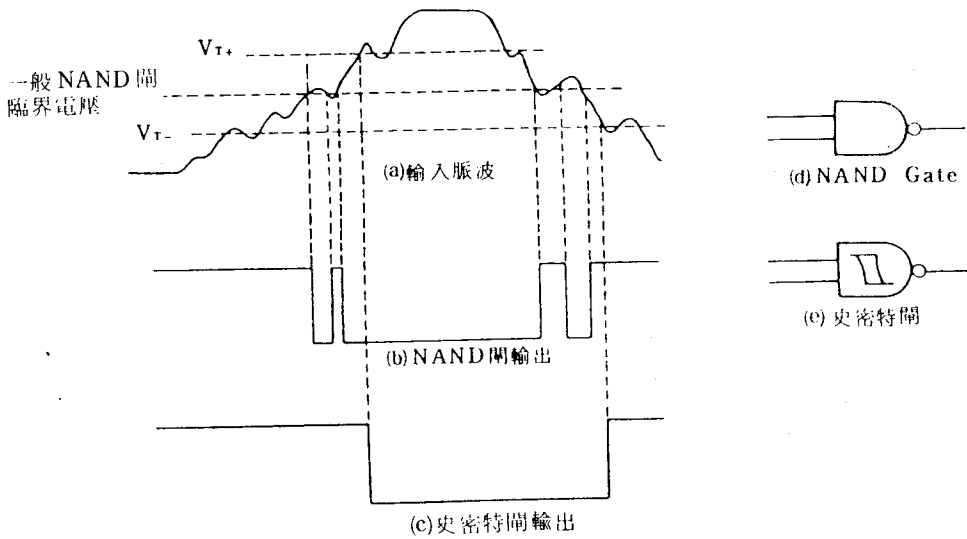


圖33-38 史密特閘與一般閘的比較

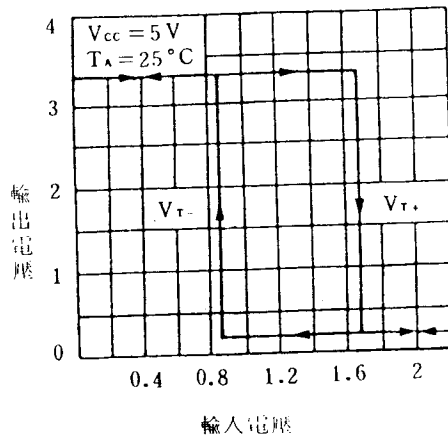


圖33-39 史密特閘的輸入輸出轉移曲線

2.集極開路輸出(Open Collector)

在 74/54 系列中，大部份輸出都採用兩個電晶體作推挽工作（例如圖 33-10 中之 TR_4 與 TR_5 ，此種電路組態被稱為圖騰柱 totem-pole），但有少數 IC（例如 7403、7406、7407 等）的輸出部份只使用一只集極開路的電晶體，如圖 33-40 所示。

集極開路輸出，輸出端對地是 ON 與 OFF 兩種狀態，而無高電位的輸出，若想輸出高電位，則輸出端需接一個不大於 $2.2\text{ k}\Omega$ 的電阻器至 $+5\text{ V}$ 。

集極開路輸出有兩項優點：①將輸出端並聯可以產生“線及閘（wire AND）”的功能。②可以推動使用其他電源的負載。茲分別說明如下：

(1) 線及閘

當我們需要把集極開路閘的輸出 F_1 與 F_2 、 F_3 都 AND 起來時，只要如圖 33-41 所示，把三個閘的輸出端接在一起即可，非常方便。圖 33-42 為一實例。

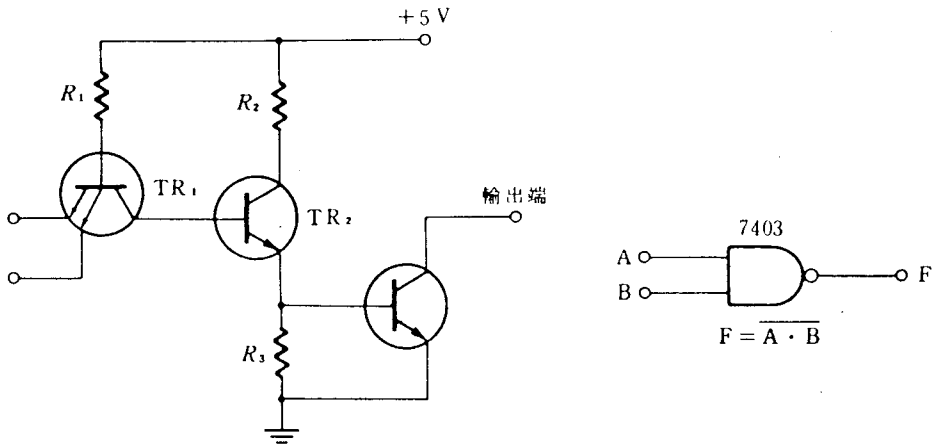


圖33-40 開集極TTL電路

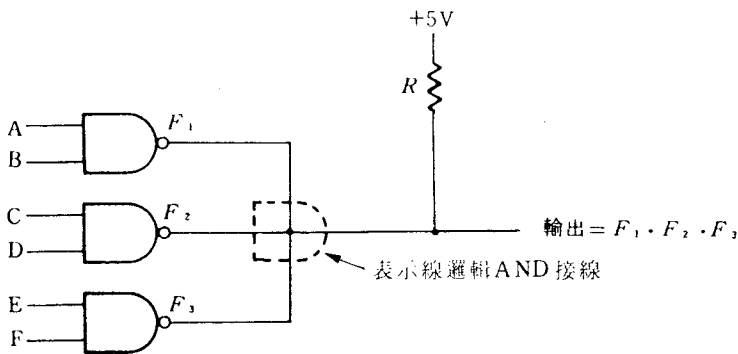


圖 33-41 開集極輸出構成“線AND”

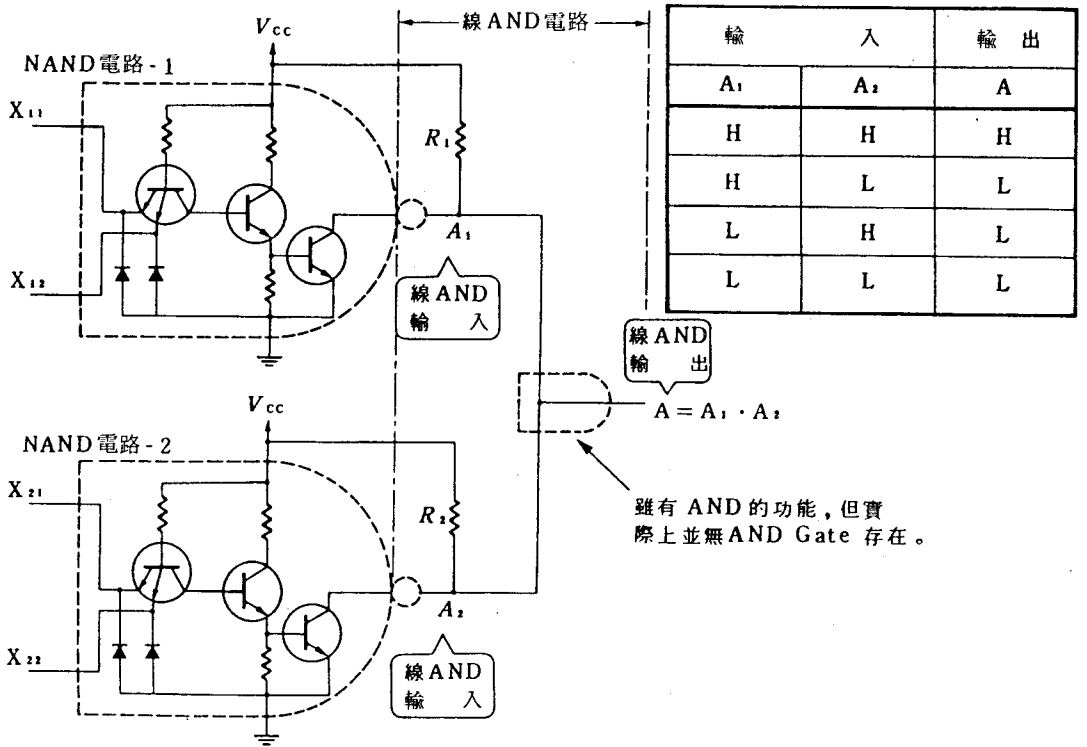


圖33-42 使用2輸入NAND電路(TTL集極開路型)的“線AND電路”例

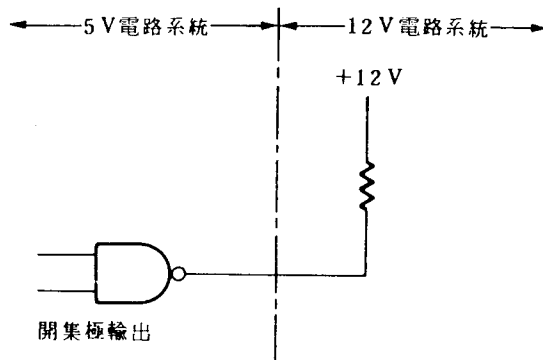


圖33-43

(2) 推動非+5V系統之負載

開集極 TTL 閘可以如圖33-43所示推動非+5V系統之負載，一般的TTL閘則不能如此使用。