

實驗七 雙極電晶體基本應用電路

實驗目的

了解不同的雙極電晶體(bipolar junction transistor, BJT)放大電路之特性。

實驗儀器

電晶體 2N3904 一枚；電阻 數枚；電容數枚；示波器、訊號產生器及直流電源供應器。

預習問題

1. 做實驗<一> 電路的 PSPICE 模擬。
2. 做實驗<三> 電路的 PSPICE 模擬。

相關知識

1. 雙極電晶體之放大電路；
2. 電晶體之飽和區與截止區；

一個 npn 雙載子接面電晶體(bipolar junction transistor, BJT)BJT 偏壓調在順向活性區(forward active)時, V_{BE} 差不多維持在 0.7V 左右, 變化不大, 而且這時的 I_C 是 I_B 的 β 倍。我們還要注意, V_{CE} 必須大於 0.2V。BJT 在順向活性區的簡單電路模型總結如下圖：

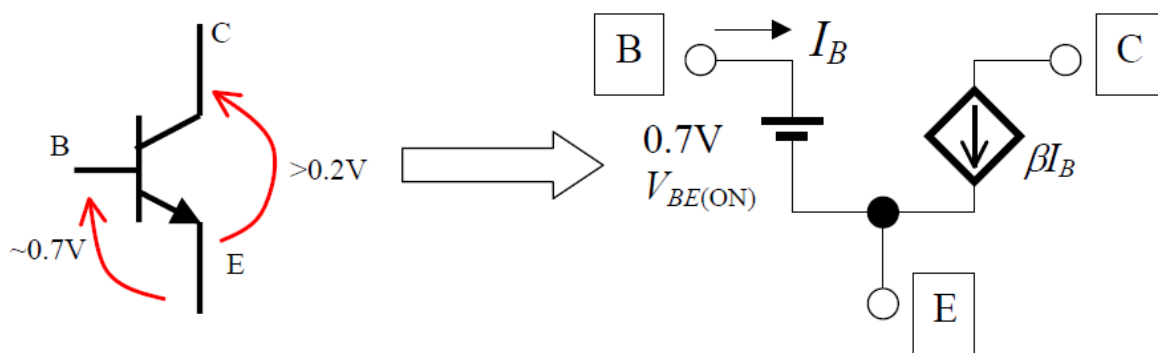


圖 7.1

簡易小訊號模型如下：分為 VCCS 和 CCCS 模型

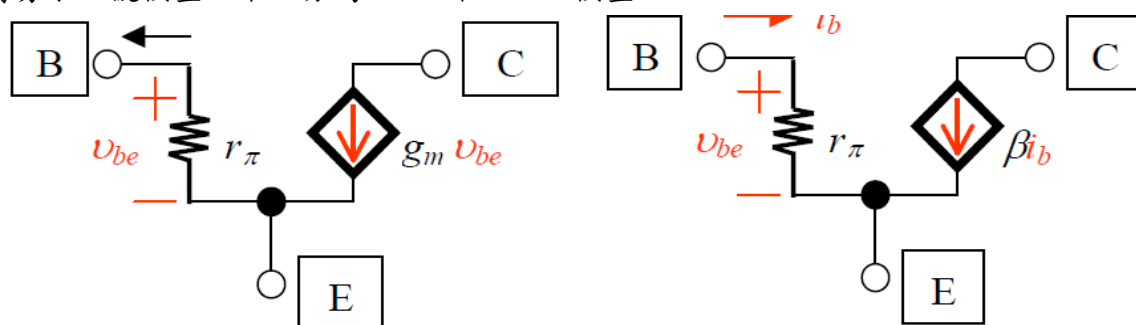


圖 7.2

一、共射極放大器(Common-Emitter Amplifier)

下面我們利用這個簡單的 BJT 模型瞭解右圖電路的操作：

1. 靜態偏壓分析

這是一個標準的 four-resistor bias circuit, R_1 和 R_2 將電晶體 Q_1 偏壓在順向活化區, 基極的靜態偏壓約為 $V_B = V_{CC} [R_2 / (R_1 + R_2)]$, 這裡假設 I_B 很小, 不影響 V_B 之偏壓值。射極的偏壓 V_E 約為 $V_B - 0.7V$, 射極的靜態電流 $I_E = V_E / R_E$, 集極電流 $I_C = I_E [\beta / (\beta + 1)] \approx I_E$ (通常 $\beta \gg 1$)。 C_1 為阻隔電容 (blocking capacitor), 使 Q_1 基極偏壓不受輸入電壓 V_{in} 的直流部份影響。

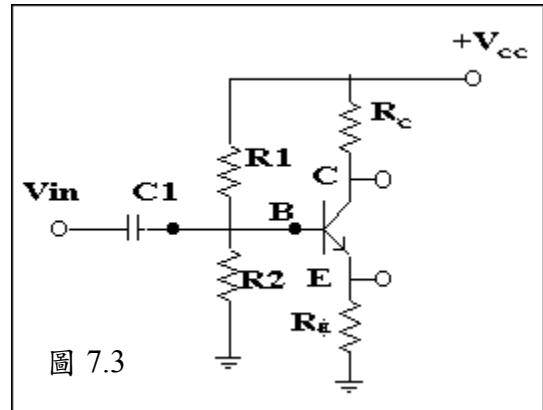


圖 7.3

2. 功能分析

假如在 V_{in} 輸入交流訊號 ΔV , 而 C_1 對 ΔV 可視為短路, 因此 $\Delta V_B = \Delta V$, 又射極的電壓會隨 V_B 變化, $\Delta V_E = \Delta V_B = \Delta V$, 若輸出訊號由射極接出, 則此電路為一射極隨耦器 (emitter follower), 類似的電路在上個實驗已經測量過。

假如輸出是由集極接出呢? 這裡我們看一下 ΔV_C 多大。 $\Delta I_C \approx \Delta I_E = \Delta V_E / R_E = \Delta V / R_E$, 又 $V_C = V_{CC} - I_C R_C$, $\Delta V_C = -R_C \Delta I_C$, 故

$$\Delta V_C = \Delta V \times (-R_C / R_E) \cdots \text{eq. 7.1}$$

因此這個電路可視做一個放大器 (稱做共射極放大器, common-emitter amplifier), 放大率 $A_v = -R_C / R_E$, 負號代表輸出訊號的相位和輸入差了 180° 。

二、射極接地放大器 (Grounded-Emitter Amplifier)

假如上面放大器電路中 $R_E = 0$, $A_v = -\infty$? 不太可能吧? 問題出在推導 eq. 7.1 時, 我們假設電晶體在 forward active 時 V_{BE} 固定在 $0.7V$, 不受 I_C (或 I_E) 影響, 即有 ΔI_C 但無 ΔV_{BE} 。

事實上, 由 Ebers-Moll 模型可知

$$I_C = I_S e^{V_{BE} / 25mV} \text{ (在 forward active 時),}$$

$$\frac{\Delta I_C}{\Delta V_{BE}} = \left(\frac{1}{25mV} \right) I_S e^{V_{BE} / 25mV} = I_C$$

我們再定義 $r_e \equiv \Delta V_{BE} / \Delta I_C$, 那麼

$$r_e = \frac{25}{I_C (\text{in mA})} \Omega \cdots \text{eq. 7.2}$$

現在來處理 $R_E = 0$ 的情形。由上電路圖可知 $\Delta V_{BE} = \Delta V_B = \Delta V$, $\Delta I_C = \Delta V_{BE} / r_e$, $\Delta V_C = -R_C \Delta I_C = -R_C \Delta V_{BE} / r_e = \Delta V (-R_C / r_e)$, 放大率 $A_v = \Delta V_C / \Delta V = -R_C / r_e$ 。注意 r_e 是 I_C 的函數, 這樣會使得 A_v 和輸出訊號大小有關, 導致非線性失真 (nonlinear distortion)。

假如把 r_e 的效應考慮進去, 前面共射極放大器的放大率 $A_v = -R_C / (R_E + r_e)$, R_E 可使 r_e 所造成的非線性失真減小, 但同時 $|A_v|$ 也減小。同理射極隨耦器的 A_v 不再是 1, 而是 $R_E / (R_E + r_e)$ 。

三、共基極放大器 (Common-Base Amplifier)

我們可以利用前面提到的 four-resistor bias circuit 設計共基極 (CB) 放大器的直流偏壓, 但在基極必須有一夠大的電容接地, 確保在 AC 訊號的頻率範圍基極是接地的。放大器

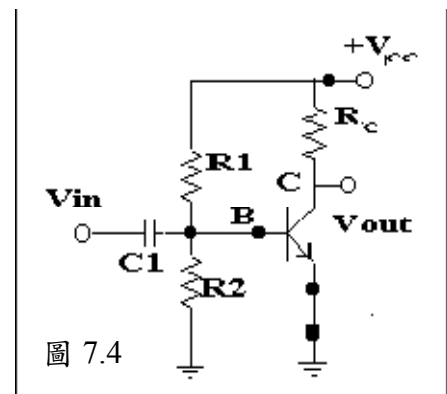


圖 7.4

的輸入是射極，輸出是集極。

假如不考慮輸入的負載效應，此類放大器的增益為 $\frac{\alpha R_C}{R_s + r_e}$ ，不反相。

這種放大器的高頻頻率響應遠較共射極放大器好。

BJT 電晶體的射極輸入阻抗為 $r_e = \frac{25}{I_C(\text{in mA})} \Omega$ ，相當的小。假如訊號源的輸出阻抗稍微大一點的話，負載效應就相當嚴重，訊號會變成 $r_e / (R_{\text{source}} + r_e)$ 倍。

四、電晶體的飽和與截止

電晶體除了作為線性放大之用外，亦可作為開關使用。如圖 7.5 電路為沒有偏壓的電晶體放大電路。我們將 V_i 逐漸調大以繪出電晶體的轉移曲線 ($V_i - V_o$)，則可得如圖 7.6 之曲線。由圖上可看出，當 $V_i < V_{\text{CUTIN}}$ 時 $I_b = 0$ ，此時集極亦無電流，因此 $V_o = V_{\text{CE}} = V_{\text{CC}}$ ，此工作區稱為截止區，電晶體視為開路。

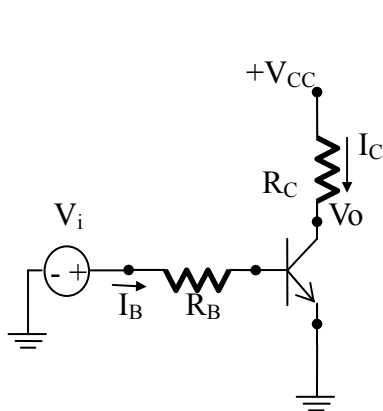


圖 7.5

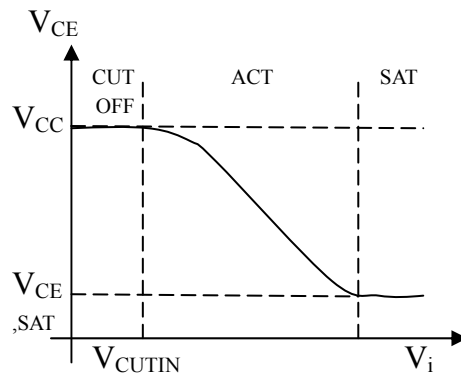


圖 7.6

當 $V_i > V_{\text{CUTIN}}$ 則 I_b 逐漸加， I_C 亦比例增加，此工作區稱為作用區，電晶體作為放大器主要工作於此區域。 V_o 隨著 V_i 增加而減少。當 V_i 再增加則電晶體 I_C 不再因 I_b 增加而變化，而 V_o 亦維持固定在 $\sim 0.2V$ 左右，此時稱為電晶體進入了飽和區。

為了使電晶體進入飽和區，需要有足夠的基極電流，以圖 7.5 為例，飽和的集極電流為

$$I_{C,SAT} = \frac{V_{CC} - V_{CE,SAT}}{R_C}$$

因此，使電晶體飽和的最小基極電流為

$$I_{B,SAT,MIN} = \frac{I_{C,SAT}}{\beta}$$

為了避免因電晶體老化而使 β 值降低，因此實際的基極電流會比 $I_{B,SAT,MIN}$ 來的大，以確保在其它因素影響下，仍可使電晶體飽和，一般我們設計電路會使 I_B 比 $I_{B,SAT,MIN}$ 大上 2-10 倍。另外由於電晶體的空乏區電荷效應，因此要電晶體能快速進入飽和區則需要有較大的基極驅動電流。同樣的電晶體由飽和進入截止。由於電晶體空乏區的儲存電荷效應，因此限制電晶體關閉時間，故電晶體高速開關動作，則需能快速將此積蓄的電荷移走。一般的電路通常會在 R_B 再並聯一個電容解決上述的問題。

實驗步驟

<一> 射極接地放大器(Grounded-Emitter Amplifier)

1. 線路圖如圖 7.7，接好後先檢查電晶體 E、B、C 三極之直流靜態偏壓的電壓值，推算出電晶體各接腳的直流電流，確定電晶體是在 forward active。
2. V_{in} 用一個頻率為 10kHz 之三角波輸入，振幅調到使 V_{out} 之波形剛好不被削截，這時的輸出波形式不是有些像“穀倉頂”或“拱窗”，如下圖。請把你所得到的圖記錄下來。

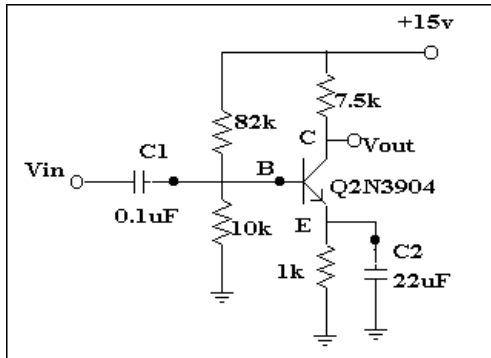


圖 7.7

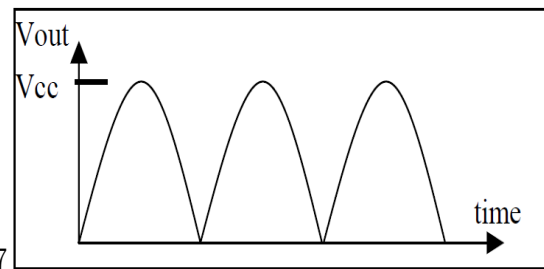


圖 7.8

注意！ V_{in} 的振幅可能會需要很小，假如你訊號產生器上的 AMPL 鈕轉到 MIN 還不夠小到讓 V_{out} 不產生削截的話，記得先將輸出衰減 20dB。

3. 現在將電路中的 $C_2(22\mu F)$ 移去，將 V_{in} 之振幅增大(這時 A_v 小很多)，觀察 V_{out} 之波形，失真是不是小很多？記錄 V_{in} 和 V_{out} 振幅，計算增益大小(注意相位)。
4. 將 C_2 接回去，將 V_{in} 之振幅調到最小(記得衰減 20dB)，由 V_{out} 和 V_{in} 之振幅比求得 A_v ，和你預測的值($-R_c/r_e$)一樣嗎？

<二> 共射極放大器的輸入及輸出阻抗

1. 步驟<一> 的電路若沒有 C_2 ，請你設計出一套方法測出此放大器的輸入(Z_{in})及輸出阻抗(Z_{out})。

提示：

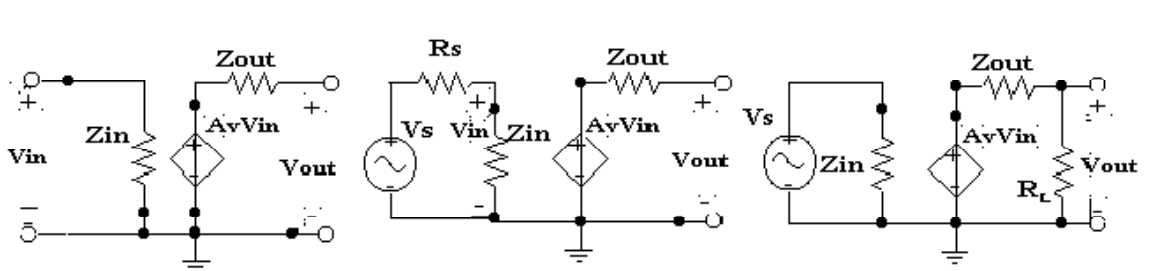


圖 7.9

在圖 7.9，圖左為放大器的等效電路。圖中顯示在輸入端先串接一個大小適當的 R_s ，觀察 R_s 所造成 V_{out} 的衰減($V_{out} = \frac{A_v V_s Z_{in}}{Z_{in} + R_s}$)即可得出 Z_{in} 。圖右顯示在輸出接一適當之電阻 R_L (中

間必須串接一阻隔電容以免影響放大器之偏壓)，觀察 R_L 所造成 V_{out} 的衰減($V_{out} = \frac{A_v V_s R_L}{Z_{out} + R_L}$)

即可得出 Z_{out} 。

2. C_2 加上，測量在 10kHz 的輸入和輸出阻抗。

<三>共基極放大器(Common-Base Amplifier)

1. 這裡我們要測試一個單電源的共基極放大器，電路圖如圖 7.10 所示。電容找到接近的值即可，**注意極性**。注意觀察一下，他偏壓的方式就是典型的 four-resistor bias circuit。檢查各極的直流偏壓，電晶體是不是在 forward active? I_c 是多大?
2. 為了避免輸入的負載效應，訊號在進入放大器前，先加一個利用運算放大器 uA741 接成的 buffer。訊號頻率用 100kHz，振幅調小到輸出沒有明顯的失真(可以用三角波試試)。求出放大率。
3. 利用步驟<二>的方法，量出此放大器的輸入和輸出阻抗。記號測輸入阻抗時，要利用 buffer。

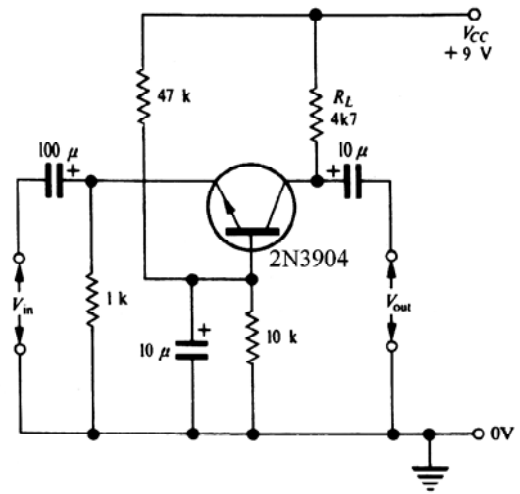


圖 7.10

<四>開關電路

1. 測試電路如圖 7.5 所示，其中 $V_{CC}=5V$, $R_B=47k\Omega$, $R_C=1k\Omega$ 。
2. 令 $V_i=0.5V$ 的直流電壓後測量 V_o 、之後 V_i 每增加 0.5V 再量一次 V_o 直至 4.5V。畫出 V_i-V_o 圖並標示出飽和區、作用區及截止區。
3. 將改為 $V_i=2.5V$, $f=250Hz$, DC offset=2.5V 的三角波，使用示波器分別使用雙訊號模式及 X-Y 模式觀察 V_iV_o 訊號及其轉移曲線。
4. 將 R_B 分別改為 4.7k Ω 及 1k Ω ，重複步驟 2(畫在同一張 V_i-V_o 圖)及步驟 3。

數據分析與思考問題

1. 在實驗<一>電路中：(a)計算 BJT 的靜態操作點，和你的實驗值比較。(b)解釋在步驟 2 所得之輸出波形。(c)為什麼將 C2 移去會使得失真減小？(d)計算有 C2 及沒有 C2 時之 A_v ，和實驗值比較。
2. 仔細說明你在實驗<二>測量輸入輸出阻抗的方法，還有結果。
3. 分析實驗<三>的放大器，和你測量的結果是否一致？